

# **Musterlösungen zur Klausur**

## **Technische Informatik II/III**

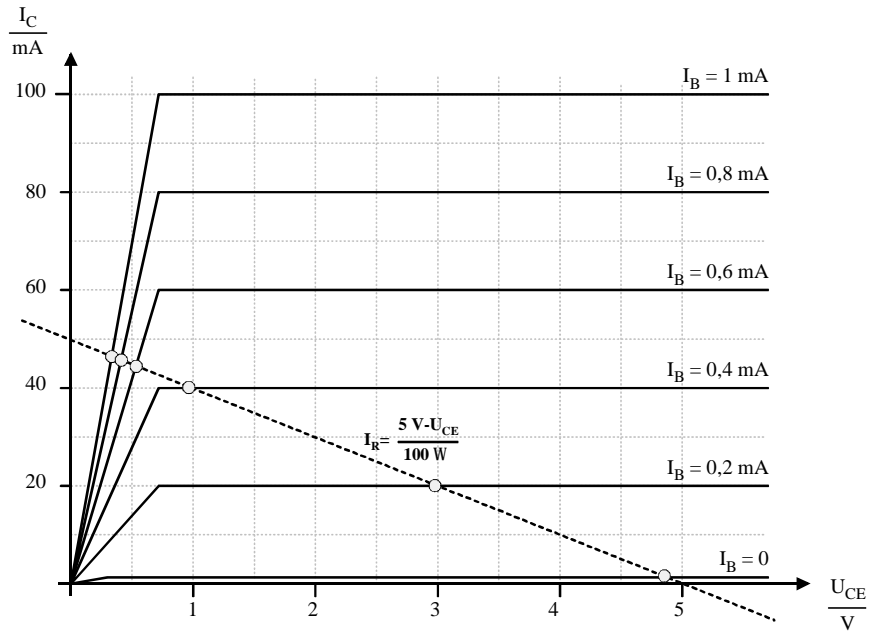
**vom 18. 9. 1998**

**IDA  
1. 9. 1998**

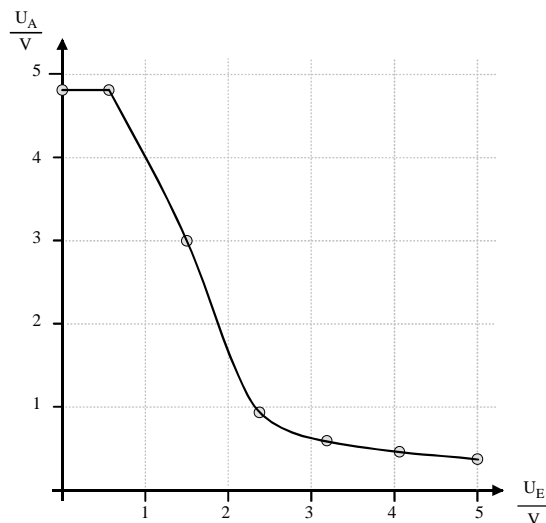
## Aufgabe 1

- a) Konstruieren Sie die Übertragungskennlinie  $U_A = f(U_E)$  für einen Eingangsspannungsbereich von 0 V bis 5 V ohne Berücksichtigung der kapazitiven Last am Ausgang. Geben Sie zu dem Diagramm die ermittelten Wertepaare auch tabellarisch an.

Nimmt man die Arbeitspunkte der vorgegebenen Ausgangskennlinien, müssen die entsprechenden Eingangsspannungen  $U_E$  nach  $U_E = U_{BE} + I_B \cdot R_B$  ermittelt werden. Die Ausgangsspannungen liest man dann an den Schnittpunkten der Ausgangskennlinien mit der Kennlinie der Spannungsquelle  $U_{CC}$  mit Serienwiderstand  $R_C$  ab.



$U_E$ [V]	0	0,6	1,5	2,4	3,2	4,1	5
$U_A$ [V]	4,8	4,8	3,0	0,9	0,6	0,4	0,3

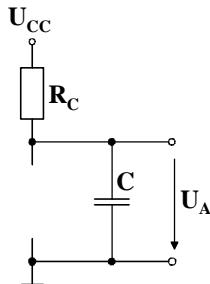


b) Ermitteln Sie den zeitlichen Verlauf der Ausgangsspannung  $U_A(t)$  für die in Bild 1-4 angegebene Eingangsspannung  $U_E(t)$ . Der Kondensator  $C$  muß hierbei natürlich berücksichtigt werden.

Bereich 0:

$$t < t_0$$

Der Transistor ist im gesperrten Zustand, der Kondensator ist aufgeladen.

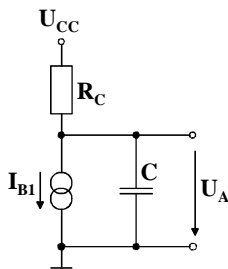


Endwert:  $U_A = 5V$  (4,8V laut Ausgangskennlinie)

Bereich 1:

$$t_0 = t < t_1$$

Der Transistor arbeitet als Stromquelle. Der Kondensator wird hierüber entladen.



Anfangswert:  $U_{A,A1} = 4,8V$

Fiktiver Endwert:  $U_{A,E1} = U_{CC} - I_{B1} \cdot R_C = 5V - 100\Omega \cdot 0,1A = -5V$

Bereichsendwert:  $U_{A,X1} = 0,7V$  (laut Kennlinie)

Spannungshub:  $U_{H1} = U_{A,A1} - U_{A,E1} = 9,8V$

Zeitkonstante:  $\tau_1 = C \cdot R_C = 1nF \cdot 100\Omega = 100ns$

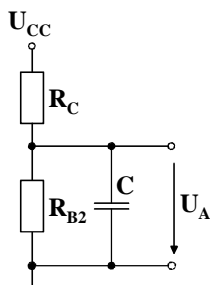
Zeitfunktion:  $U_{A,1}(t) = -5V + 9,8V \cdot e^{-\frac{t-t_0}{100ns}}$

Bereichsdauer:  $t_1 - t_0 = -100ns \cdot \ln\left(\frac{0,7V - (-5V)}{9,8V}\right) = 54ns$

Bereich 2:

$$t_1 = t$$

Der Transistor ist in der Sättigung. Der resultierende Widerstand ergibt sich aus der idealisierten Kennlinie:  $R_{B2} = \frac{0,7V}{100mA} = 7\Omega$ .



Anfangswert:  $U_{A,A2} = 0,7V$

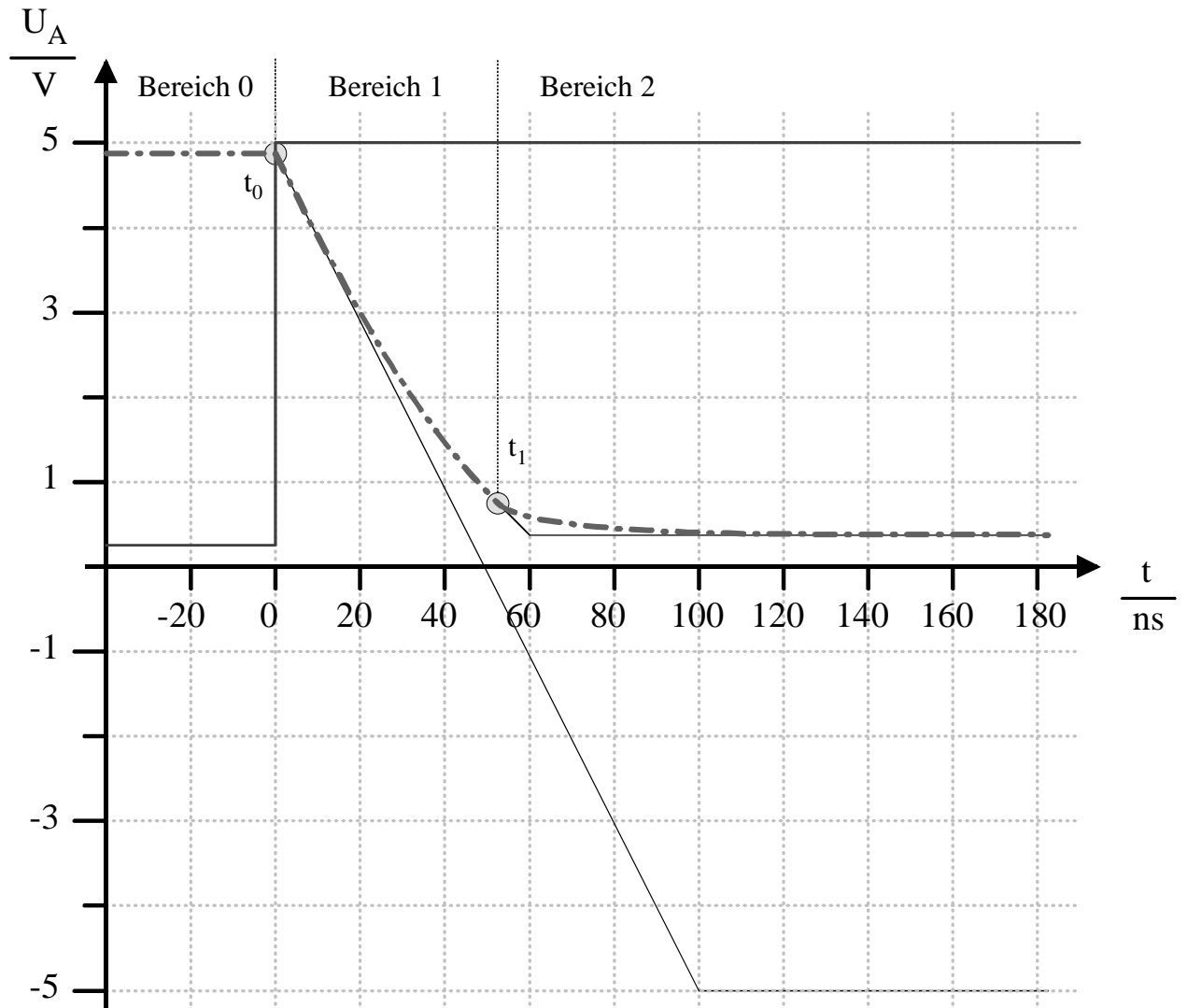
Endwert:  $U_{A,E2} = U_{CC} \frac{R_{B2}}{R_{B2} + R_C} = 5V \frac{7\Omega}{107\Omega} = 0,3V$

Spannungshub:  $U_{H2} = U_{A,A2} - U_{A,E2} = 0,4V$

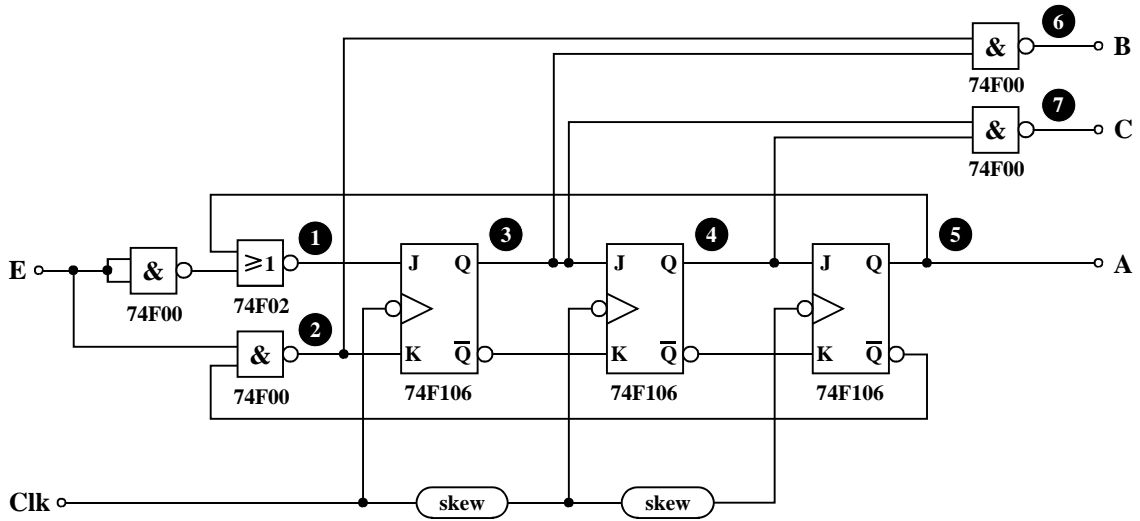
Zeitkonstante:  $\tau_2 = C \cdot R_C \parallel R_{B2} = 1nF \cdot 6,5\Omega = 6,5ns$

Zeitfunktion:  $U_{A,2}(t) = 0,3V + 0,4V \cdot e^{-\frac{t-t_1}{6,5ns}}$

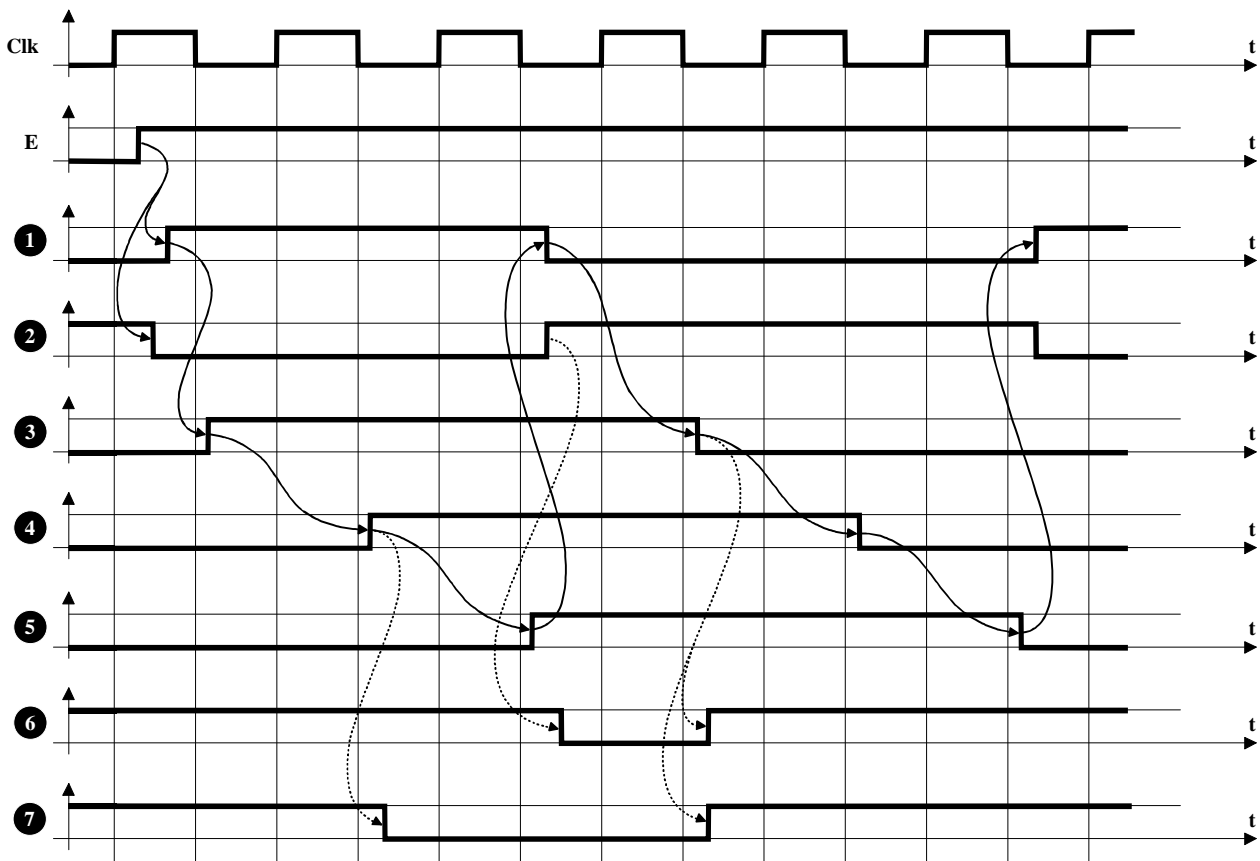
Konstruktiv ergeben sich zwei „e“-Funktionen, deren Anfangstangenten durch Geraden vom jeweiligen Anfangswert zum – für den Bereich 1 „fiktiven“ – Endwert nach einer Zeitkonstanten  $\tau$  gebildet werden können.



## Aufgabe 2



- a) Vervollständigen Sie die Signalverläufe im Bild 2-2. Nehmen Sie dabei eine einheitliche Verzögerungszeit der Gatter an ( $t_{pd} \sim 0,1 t_{cycle}$ ). Der Takt-Skew sei zu vernachlässigen.



**b) Wie groß ist der maximale Skew  $t_{\text{skew,max}}$ , mit dem die Schaltung funktionstüchtig ist?**

$$t_{\text{skew,max}} = t_{\text{pdDmin}} + t_{\text{pdSmin}} - t_{\text{hold}}$$

Die entscheidenden kritischen Pfade liegen hier zwischen FF 1 und FF 2 sowie zwischen FF 2 und FF 3.

$$t_{\text{skew,max}} = t_{\text{pdDmin}}(\text{F106}) + 0 - t_{\text{hold}}(\text{F106}) = 2\text{ns} + 0\text{ns} - 0,5\text{ns} = 1,5\text{ns}$$

**c) Bestimmen Sie die maximale Taktfrequenz  $f_{\text{max}}$ , mit der die Schaltung für  $t_{\text{skew}} \leq 1\text{ ns}$  betrieben werden kann.**

$$t_{\text{cycl}} \geq t_{\text{pdDmax}} + t_{\text{pdSmax}} + t_{\text{setup}} - t_{\text{skew,min}}$$

Kritisch wird einer der beiden Rückkopplungspfade von FF 3  $\rightarrow$  FF 1, da hier die größten Schaltnetzverzögerungen liegen und der Skew negativ ist.

$$\begin{aligned} t_{\text{cycl}} &\geq t_{\text{pdDmax}}(\text{F106}) + t_{\text{pdSmax}}(\text{F00 oder F02}) + t_{\text{setup}}(\text{F106}) - t_{\text{skew,min}} \\ &= t_{\text{pdDSmax}}(\text{F106 und F00 oder F02}) + t_{\text{setup}}(\text{F106}) - t_{\text{skew,min}} \end{aligned}$$

$$\begin{aligned} t_{\text{pdDSmax}}(\text{F106 und F00 oder F02}) &= \max(t_{\text{pdLH}}(\text{F106}) + t_{\text{pdHL}}(\text{F00}) = 5,5\text{ns} + 4,5\text{ns} = 10\text{ns}, \\ &\quad t_{\text{pdLH}}(\text{F106}) + t_{\text{pdHL}}(\text{F02}) = 5,5\text{ns} + 5,0\text{ns} = 10,5\text{ns}, \\ &\quad t_{\text{pdHL}}(\text{F106}) + t_{\text{pdLH}}(\text{F00}) = 6,5\text{ns} + 4,5\text{ns} = 11\text{ns}, \\ &\quad t_{\text{pdHL}}(\text{F106}) + t_{\text{pdLH}}(\text{F02}) = 6,5\text{ns} + 5,5\text{ns} = 12\text{ns}) \end{aligned}$$

$$t_{\text{cycl}} \geq 12\text{ns} + 3,5\text{ns} - 2 \cdot (-1\text{ns}) = 17,5\text{ns} = t_{\text{cycl,min}} \rightarrow f_{\text{max}} = \frac{1}{t_{\text{cycl,min}}} \approx 57\text{MHz}$$

**d) Welche zusätzlichen Funktionen bieten JK-Flip-Flops gegenüber D-Flip-Flops? Könnte diese Schaltung ebenfalls mit D-Flip-Flops realisiert werden?**

JK-Flip-Flops realisieren zusätzlich die Funktionen „speichern“ ( $J=K=0$ ) sowie „wechseln“ ( $J=K=1$ ).

In der vorgegebenen Schaltung werden nur die Funktionen „setzen“ ( $J=1, K=0$ ) sowie „rücksetzen“ ( $J=0, K=1$ ) benutzt. Daher könnten auch ebenso D-Flip-Flops eingesetzt werden.