

Prof. Dr.-Ing. Rolf Ernst
Prof. Dr. rer. nat. Manfred Schimmler

Klausur Technische Informatik II/III Frühjahr 1998

Name	
Vorname	
Matrikelnummer	

Bewertung Teil TI II

	Max. Punkte	Erreichte Punkte
Aufgabe 1	15	
Aufgabe 2	15	
Gesamtpunktzahl	30	

Bewertung Teil TI III

	Max. Punkte	Erreichte Punkte
Aufgabe 3	15	
Aufgabe 4	15	
Gesamtpunktzahl	30	

Gesamtpunktzahl aus TI II und TI III:	
Mündliche Nachprüfung:	
Note:	

Aufgabe 1

Die CMOS-Schaltung in Bild 1-1 mit den Eingängen A, B und C und dem Ausgang F soll in Bezug auf Geschwindigkeit und Anzahl der Transistoren verbessert werden.

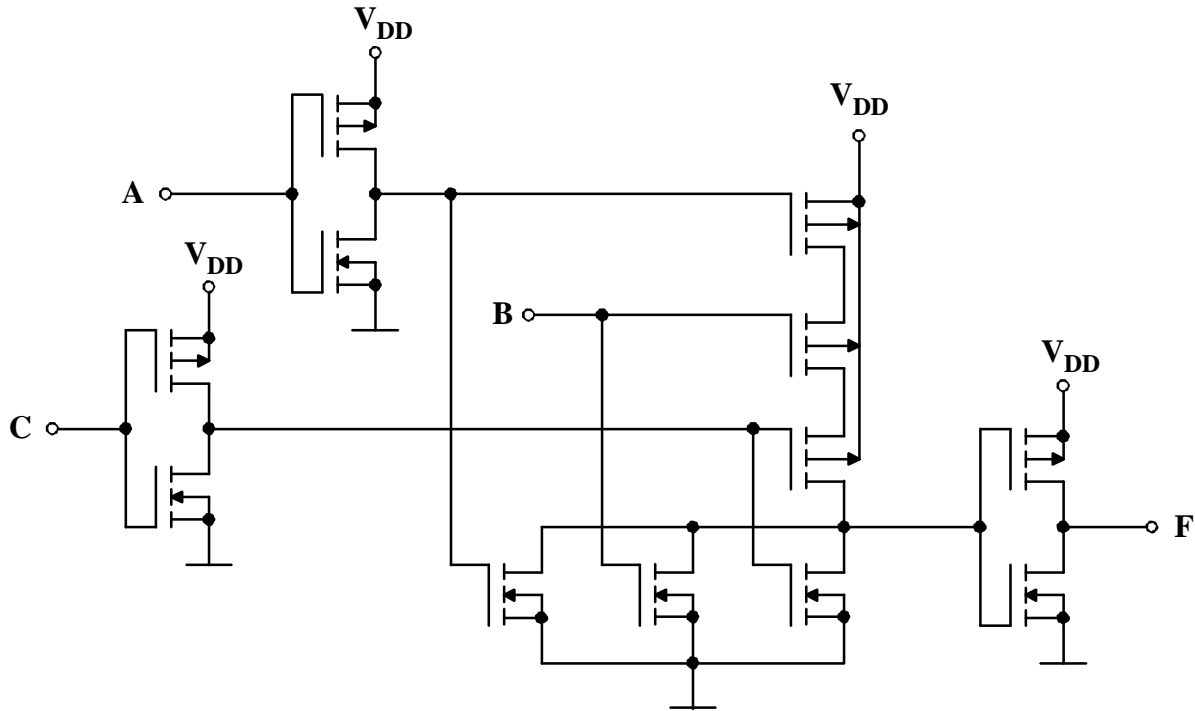


Bild 1-1: CMOS-Schaltung

- Erstellen Sie die vollständige Wahrheitstabelle in positiver Logik. Beschreiben Sie die Funktion der Schaltung mit dem zugehörigen algebraischen Ausdruck.
- Wieviele Stufen sind im ungünstigsten Fall für eine Signalverzögerung verantwortlich? Formen Sie den algebraischen Ausdruck nach dem De Morganschen Gesetz um. Wieviele Stufen sind dann für die maximale Signalverzögerung verantwortlich?
- Konstruieren Sie die Schaltung nach dem umgeformten algebraischen Ausdruck. Geben Sie dabei die Formeln für die aus der Vorlesung bekannten p- und n-Blöcke an. Zeichnen Sie die Schaltung vollständig. Wieviele Transistoren sind damit eingespart worden?

Hinweis: Wenn Sie den Aufgabenteil b) nicht lösen konnten oder unsicher sind, benutzen Sie für diesen Aufgabenteil den folgenden algebraischen Ersatzausdruck. Geben Sie dies dann bitte an.

Ersatzausdruck: $F = \overline{\overline{A} \wedge B \wedge C}$

Aufgabe 2

Bild 2-1 zeigt eine Schaltung mit zwei Treiberbausteinen G_1 und G_2 , die über eine zusammengesetzte Leitung miteinander verbunden sind. Die Leitung besteht aus drei Segmenten, die jeweils verschiedene Leitungswiderstände Z und Laufzeiten T haben. An den Stellen B und C treffen die Segmente aneinander. Jeder Treiberbaustein kann durch die Eingangsimpedanz $Z_E = 150 \Omega$ und die Ausgangsimpedanz $Z_A = 50 \Omega$ modelliert werden. Der Treiber G_1 schaltet zum Zeitpunkt $t = 0$ von 0 V auf 12 V um.

Weitere Angaben: $T_1 = T_3 = 4 \text{ ns}$, $T_2 = 2 \text{ ns}$, $Z_1 = 50 \Omega$, $Z_2 = 100 \Omega$, $Z_3 = 75 \Omega$.

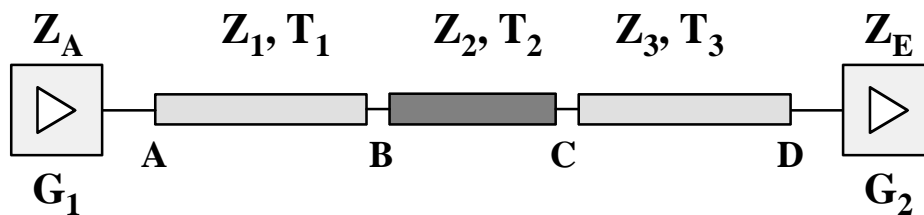


Bild 2-1

- Geben Sie die Werte der Reflexionsfaktoren an den Stellen A und D an und bestimmen Sie die Brechungskoeffizienten an den Stellen B und C sowohl für „hinlaufende“ (b_H) als auch für „rücklaufende“ Wellen (b_R).
- Zeichnen Sie den Impulsfahrplan mit Angabe der Spannungswerte für die reflektierten und gebrochenen Impulse für den Zeitbereich $0 \text{ ns} = t = 10 \text{ ns}$.
- Zeichnen Sie für den selben Zeitbereich den Verlauf der Spannung an den Stellen A, B und C.
- Um die gesamte Anordnung in Signalrichtung reflexionsfrei zu betreiben, sollen an den Stellen B, C und D zusätzliche Widerstände angebracht werden. Skizzieren Sie eine mögliche Anordnung und bestimmen Sie die nötigen Widerstandsgrößen. Eine Verringerung der Signalspannung am Ende der Leitung habe dabei keinen Einfluß auf die Schaltungsfunktion.